

# 프로그램 가능한 이더넷 패킷 프로세서를 이용한 ATM과 Ethernet 인터페이스를 갖는 에지 라우터의 설계 및 구현

박재형<sup>†</sup>·김미희<sup>††</sup>·이유경<sup>†††</sup>

## 요 약

망의 경계에 위치한 에지 라우터는 다른 망과의 연동을 위해서 여러 가지 형태의 인터페이스와 각각의 인터페이스에 해당하는 여러 가지 프레임을 처리할 수 있어야 한다. 본 논문에서는 여러 형태의 망과 연동 가능한 특성을 제공하기 위해서, 프로그램 가능한 이더넷 패킷 프로세서를 기반으로 에지 라우터의 프로토타입을 설계하고 구현한다. ATM 인터페이스에는 패킷을 처리할 수 있는 기능이 없으므로 프로그램 가능한 이더넷 패킷 프로세서에 기반한 포워딩 엔진과 1:1 대응시킴으로써 ATM 인터페이스에서 들어오는 셀화된 패킷에 대한 처리 및 전달을 담당한다. 또한, ATM 인터페이스에서 들어온 패킷일 경우 출력 인터페이스로 전달하기 위해서 포워딩 엔진의 기반인 패킷 프로세서의 되돌림 기능을 이용한다. 본 논문에서 구현된 에지 라우터의 성능은 실험을 통하여 분석한 포워딩 엔진의 성능에 근거하여 평가하고, 다른 라우터와의 연동 시험을 통해서 상호 연동성을 시험한다.

## Design and Implementation of an Edge Router having ATM and Ethernet Interfaces using the Programmable Ethernet Packet Processor

Jaehyung Park<sup>†</sup> · Mi-Hee Kim<sup>††</sup> · Yookyung Lee<sup>†††</sup>

### ABSTRACT

As the edge router provides the facility that it is capable of interworking with various kinds of networks, the forwarding engine should have the flexibility processing the corresponding types of frames from such network interfaces. In order to support the flexibility, we design and implement a prototype of edge router with ATM and Ethernet interfaces based on the programmable Ethernet packet processor. Our forwarding engine handles and forwards the frames from ATM interfaces by using loop-back functionality of Ethernet packet processor. The performance of our edge router is evaluated by experiments throughout its performance of forwarding engine and tested by interworking with another kinds of routers.

키워드 : 에지라우팅(Edge Router), MPLS, 패킷 전달 엔진(Forwarding Engine), 패킷 처리기(Packet Processor)

### 1. 서 론

오늘날 음성/영상 기반 응용을 포함한 멀티미디어 서비스, WWW 등의 이용이 증가함에 따라 인터넷 트래픽의 양이 빠른 속도로 증가하고 있고, 또한 이들의 차등화 된 서비스 제공을 요구하고 있다. 이러한 요구 사항을 충족시켜 주기 위하여 단순히 링크의 속도만을 증가 시켜 주는 것이 아니라 향상된 IP 서비스를 제공해 주면서 QoS를 만족시켜 줄 수 있는 망의 구성 요소의 필요성이 대두되고 있다 [5,6]. 한편, 통신 링크의 기술의 발달로 많은 양의 데이터를 고속으로 전송할 수 있는 고속의 물리적 링크를 망에

적용할 수 있게 되었다. 그러므로, 인터넷 망의 성능에 중요한 부분은 고속의 전송 링크라기보다는 라우터의 성능이다 [8].

멀티미디어 데이터를 기반으로 하는 새로운 인터넷 서비스를 효율적으로 제공하기 위해서 IETF(Internet Engineering Task Force)는 MPLS (Multi-Protocol Label Switching) 프로토콜을 제안하여 표준화를 추진하였다 [10, 12]. MPLS는 계층 3의 라우팅과 계층 2의 레이블 스위칭을 통합한 동등 모델의 하나로 MPLS 네트워크 내에서 모든 패킷을 레이블 스위칭을 수행하여 전달하는 방식이다. MPLS 네트워크 내에는 크게 두개의 라우터가 있는데, 하나는 네트워크 경계에 위치하여 일반 패킷을 레이블을 붙여 전달하거나 레이블된 패킷을 일반 패킷으로 전달하는 레이블 에지 라우터 (Label Edge Router, LER)와 네트워크 내부에

† 정 회 원 : 전남대학교 전자컴퓨터정보통신공학부 교수  
†† 정 회 원 : ETRI 네트워크연구소 연구원  
††† 정 회 원 : ETRI 네트워크연구소 책임연구원  
논문접수 : 2002년 5월 4일, 심사완료 : 2002년 9월 27일

존재하여 레이블된 패킷을 레이블 스위칭에 의해서 전달하는 레이블 스위칭 라우터 (Label Switching Router, LSR)가 있다.

MPLS LER을 포함한 망의 경계에 위치한 에지 라우터는 다른 망과의 연동을 위해서 여러 가지 형태의 인터페이스를 지원하여야 하며, 또한 각각의 인터페이스에 해당하는 여러 가지 프레임[3]을 처리할 수 있어야 한다. 본 논문에서는 여러 형태의 망과 연동 가능하도록 여러 가지 형태의 인터페이스를 갖는 에지 라우터를 프로그램 가능한 이더넷 패킷 프로세서에 기반으로 설계 및 구현한다. Ethernet 인터페이스에는 패킷 프로세서가 존재하여 입력되는 패킷에 대해 처리 및 전달하는 루틴을 프로그램함으로써 패킷을 처리하여 원하는 출력 인터페이스로 전달할 수 있다. 반면, ATM 인터페이스에는 패킷을 처리할 수 있는 능력이 없기 때문에 본 논문에서 설계한 에지 라우터에서는 ATM 인터페이스와 1:1 대응하는 이더넷 패킷 프로세서에 셀화된 패킷 처리 루틴을 프로그램함으로써 ATM 인터페이스에서 들어오는 패킷에 대한 처리 및 전달을 지원한다. 또한, ATM 인터페이스에서 들어온 패킷을 원하는 출력 인터페이스로 전달하기 위해서 이더넷 패킷 프로세서의 되돌림 기능을 사용한다. 본 논문에서 프로토타입 형태로 구현한 에지 라우터의 성능은 실험을 통하여 분석한 포워딩 엔진의 성능을 기반으로 평가하고, 다른 라우터와의 연동 시험을 통해서 상호 연동성을 시험한다.

본 논문의 구성은 다음과 같다. 2장에서는 본 논문의 에지 라우터의 구현에 기반이 되는 스위치 시스템과 프로그램 가능한 이더넷 패킷 프로세서에 대해서 기술한다. 3장에서는 ATM 인터페이스를 통해서 들어오는 패킷을 처리하기 위해서 프로그램 가능한 이더넷 패킷 프로세서로 구현한 포워딩 엔진에 대해서 기술하고, 이를 기반으로 구현한 ATM과 Ethernet 인터페이스를 갖는 에지 라우터의 구조와 패킷의 처리 흐름에 대해서 설명한다. 4장에서는 포워딩 엔진의 성능을 통해서 구현한 에지 라우터의 성능을 실험에 의해 평가하고 또한 다른 라우터와 연동성 시험에 대해서 설명하고 마지막으로 5장에서 결론을 맺는다.

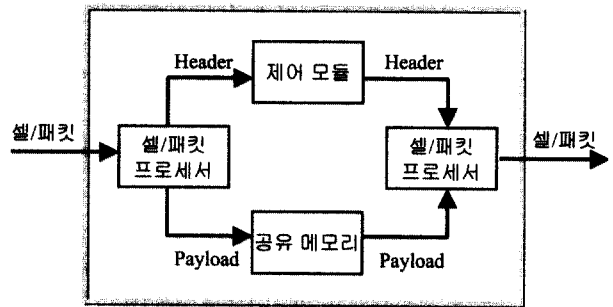
**2. 스위치의 구조와 프로그램 가능한 이더넷 패킷 프로세서**

본 장에서는 에지 라우터의 구현에 기반이 되는 스위치 시스템과 프로그램 가능한 이더넷 패킷 프로세서에 대해 설명한다.

**2.1 스위치의 구조**

기반이 되는 스위치는 (그림 1)과 같이 패킷을 처리한 인터페이스 모듈과 셀을 처리하는 인터페이스 모듈을 필요에

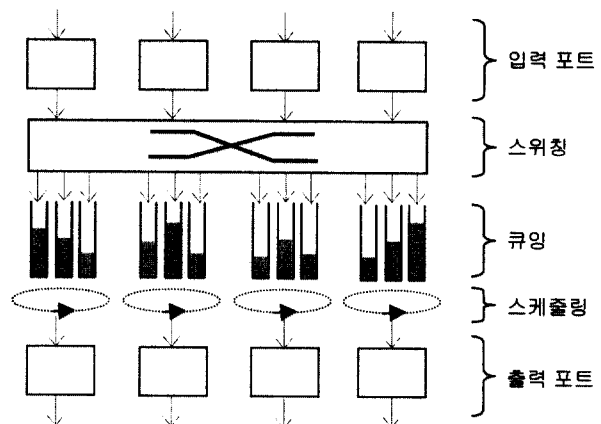
따라서 연결함으로써 동시에 패킷과 셀을 처리할 수 있는 스위치로서 내부적으로 공유 메모리형 ATM 스위치이다.



(그림 1) 스위치의 셀/패킷 처리 구조

스위치에 입력되는 데이터가 패킷이면 셀로 쪼개어져 셀/패킷 프로세서에게 보내어 지고, 이러한 셀은 다시 Header와 Payload로 나뉘어 Header는 제어 모듈로, Payload는 공유 메모리 모듈로 보내어진다. 제어 모듈로 보내어진 Header에 의해 트래픽 흐름이 제어되고 결과로 새로운 Header가 만들어진다. 이 새로운 Header는 다시 Payload와 합쳐져 셀로 만들어져 하나 이상의 셀/패킷 프로세서에 보내어져서 물리적 인터페이스를 통해 출력된다.

셀/패킷 프로세서는 ATM 인터페이스와 Ethernet 인터페이스 모듈 내에 존재한다. 특히, 패킷을 처리하는 Ethernet 인터페이스 모듈에는 하나의 패킷을 여러 개의 셀로 분할하거나 여러 개의 셀을 하나의 패킷으로 통합하는 기능을 수행하는 SAR (Segmentation and Reassembly) 기능이 포함되어 있다. 또한, 제어 모듈에서는 QoS제공을 위해 (그림 2)에서 보여주는 바와 같이 흐름별로 큐잉과 스케줄링을 제공하는 모듈이 포함되어 있다. 이들 셀/패킷이 입력 인터페이스에서부터 스위칭, 큐잉, 스케줄링 처리 과정을 거쳐서 출력 인터페이스로 전송된다. 또한 우선 순위에 따라 다양한 큐잉/스케줄링 알고리즘이 적용되어 흐름별 QoS를 보장하며 출력 인터페이스로 전송되게 된다.

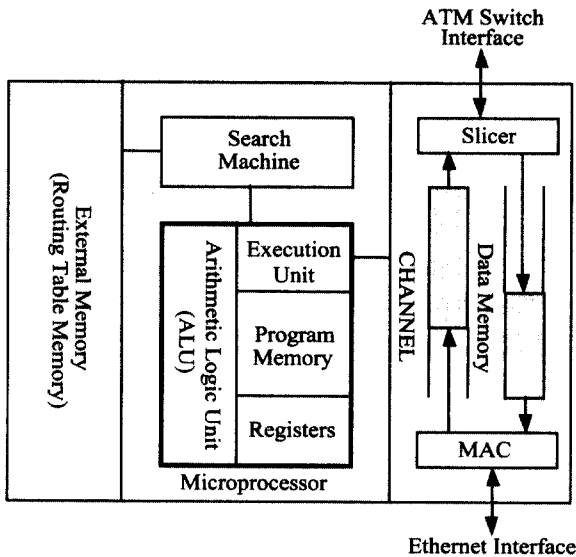


(그림 2) 스위치 처리의 과정도

## 2.2 프로그램 가능한 이더넷 패킷 프로세서

MMC Network사에서 개발한 EPIF(Ethernet Port Interface) 프로세서는 프로그램 가능한 이더넷 패킷 프로세서 중의 하나이다[7]. EPIF 프로세서는 RISC 형태의 특수 목적용 마이크로 프로세서로서 (그림 3)과 같이 Search Machine, CHANNEL, MAC, slicer로 이루어졌다.

Search Machine은 패킷 포워딩 테이블을 유지하고 테이블에서 주소에 의한 탐색을 지원하기 위해서 Patricia Trie 구조를 기반으로 구현되었다. CHANNEL은 slicer와 MAC 사이에서 데이터 경로와 데이터 버퍼를 지원하는 패킷 메모리로 구현되었다. 이러한 CHANNEL은 마이크로 프로세서에 의한 패킷의 조작을 수행한다. MAC은 외부의 물리적인 디바이스인 10/100 이더넷과 연결할 수 있으며, slicer는 내부의 ATM 스위치 인터페이스와 연결을 지원한다. 특히, slicer에서는 외부 인터페이스의 프레임 형태와 내부 스위치의 프레임 형태를 지원하는데, AAL5 프로토콜에 의한 SAR 기능을 수행한다.



(그림 3) 프로그램 가능한 이더넷 패킷 프로세서의 구조

마이크로 프로세서는 EPIF의 핵심으로 MAC을 통해서 들어오는 프레임과 slicer를 통해서 들어오는 프레임을 처리한다. 마이크로 프로세서는 패킷 처리를 위해서 RISC 형태의 명령어를 지원한다. 이러한 명령어는 다음과 같이 분류된다. ALU 관련 명령어, LOAD/STORE 명령어, 비교 명령어, 분기 명령어, Search Machine 명령어, CHANNEL 명령어로 분류된다. 이러한 명령어에서, Search Machine 명령어는 포워딩 테이블에서 탐색을 지원함은 물론 포워딩 테이블에 추가, 삭제, 변경을 수행한다. 그리고, CHANNEL 명령어는 처리하고 있는 프레임에 대한 임의의 바이트 추가, 삭제, 변경을 지원한다. 이러한 명령어로서 EPIF 마이크로 프로세서는 패킷을 처리하고 적절한 인터페이스로 전달한다.

## 3. 에지 라우터의 설계 및 구현

본 장에서는 ATM과 Ethernet 인터페이스를 갖는 에지 라우터의 구조에 대해서 기술한다. 그리고, ATM 인터페이스에서 유입되는 트래픽을 처리하기 위해서 프로그램 가능한 이더넷 패킷 프로세서로 구현된 포워딩 엔진에 대해서 기술하고, 에지 라우터 내의 패킷의 처리 흐름에 대해서 설명한다.

### 3.1 에지 라우터의 구조

본 논문에서 프로토타입으로 설계 및 구현된 에지 라우터는 (그림 4)에서 보는 바와 같이 크게 다섯 가지의 구성요소로 구성되어 있다. 첫째, ATM 인터페이스들로 구성된 ATM 인터페이스 모듈, 둘째 100Mbps Ethernet 인터페이스들로 구성된 Ethernet 인터페이스 모듈과 Ethernet 인터페이스에 존재하는 패킷 프로세서를 기반으로 구현된 포워딩 엔진 모듈, 셋째 ATM 셀 처리를 담당하는 스위치 모듈, 넷째 초기 부팅 작업 및 다양한 연결 제어 기능, 자원 관리 기능을 수행하는 스위치 제어 프로세서(SCP: Switch Control Processor), 마지막으로 RIP(Routing Information Protocol), OSPF(Open Shortest Path First), BGP(Border Gateway Protocol)등의 라우팅 프로토콜과 MPLS의 LDP(Label Distribution Protocol)에 의해 라우팅/레이블 정보를 생성 관리해 주는 라우팅 제어 프로세서(RCP: Routing Control Processor)로 구성되어 있다[8].

(그림 4) 에지 라우터의 구조

ATM 인터페이스 모듈은 622Mbps의 셀을 처리할 수 있는 단위 모듈 4개로 구성되어 있다. 즉, 16개의 155Mbps급의 OC-3(Optical Carrier 3) 인터페이스로 구성하거나 4개의 622Mbps급의 OC-12 인터페이스로 구성할 수 있다. 또는 8개의 155Mbps 인터페이스와 2개의 622Mbps 인터페이스로 구성할 수 있다. ATM 인터페이스 모듈은 ATM 셀을 연결 정보인 VPI/VCI를 참조하여 스위칭하는 기능을 수행한다.

Ethernet 인터페이스 모듈은 622Mbps급의 패킷을 처리할 수 있는 단위 모듈 4개로 구성되어 있으며, 하나의 단위모듈

은 프로그램 가능한 패킷 프로세서인 EPIF를 포함하고 있다. 하나의 단위모듈에는 4개의 10/100Mbps의 인터페이스로 구성할 수 있어서 최대 16개의 Ethernet 인터페이스로 구성할 수 있다. Ethernet 인터페이스 모듈은 EPIF가 패킷을 처리할 수 있으므로 인해, 패킷을 스위칭/포워딩하는 기능을 수행한다.

이들 구성 요소 중에 스위치 및 연결 제어를 위하여 SCP와 RCP의 동작 및 통신이 중요하다. SCP에서는 RCP의 라우팅 정보와 레이블 정보 및 운영자 명령어를 전송 받고, 포워딩 엔진에서 처리하지 못하는 3계층 프로토콜 패킷들, 예를 들어 ICMP(Internet Control Message Protocol), Routing Protocol, LDP 패킷들을 RCP로 전송하여 처리한다. 이를 위하여 SCP와 RCP 간에 기본적인 두 가지 방법의 연결이 필요하다. 전자에 대한 연결은 라우팅/레이블 정보 전송, GSMP(General Switch Management Protocol) 프로토콜 패킷 전송, 운영자 명령어 전송 등을 위한 Ethernet 연결이고 후자에 대한 연결은 외부 트래픽 전송을 위해 사용되는 ATM PVC(Permanent Virtual Circuit) 연결이다.

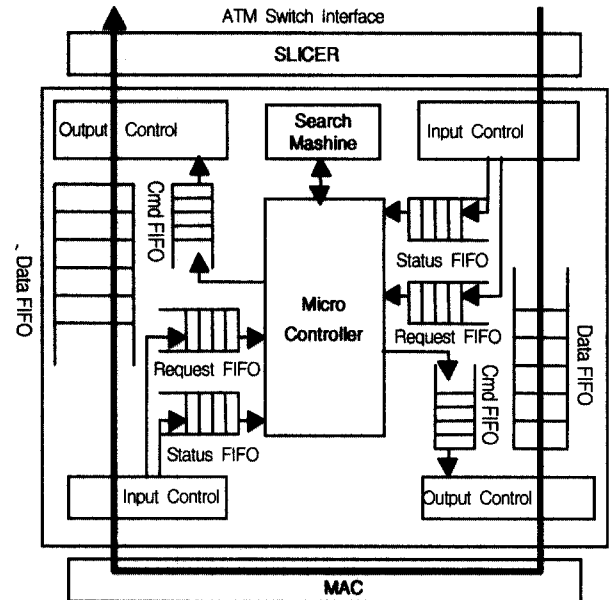
RCP는 ATM 연결의 스위치 인터페이스와 Ethernet 연결의 CPU와의 인터페이스가 있고, RIP, OSPF, BGP 등의 라우팅 프로토콜이 탑재되어 RIB(Routing Information Base) 및 FIB(Forwarding Information Base) 등 라우팅 정보를 생성하고, MPLS Label 생성 및 분배 프로토콜인 LDP가 LIB(Label Information Base)를 생성한다. 또한 PPP(Point-to-Point Protocol) 서버나 ATMARP(ATM Address Resolution Protocol) 서버가 탑재되어 SCP에서 전송된 관련 프로토콜 패킷을 처리하고, GSMP Master가 탑재되어 스위치 및 포트, 연결관리의 요구를 SCP의 GSMP Slave에게 전달하게 된다. 또한 관리자 명령어도 하위 여러 프로토콜에 의해 처리되거나 SCP에게 전달되어 처리된다.

SCP의 소프트웨어 구조는 RCP와 마찬가지로 ATM 연결의 스위치 인터페이스와 Ethernet 연결의 RCP와의 인터페이스가 있다. 그리고 스위치 및 포트, 자원관리를 위하여 GSMP Slave가 탑재되어 RP의 GSMP Master의 명령어 요구 패킷에 따라 연결 설정 관리, 구성 정보 관리 등을 수행하고 포트의 상태가 변하는 등의 이벤트가 발생하면 GSMP Master에 알려주는 역할을 수행한다.

3.2 패킷 포워딩 엔진

에지 라우터는 Ethernet 인터페이스를 통해서 들어오는 패킷을 처리할 수 있어야 하는 기능 외에도 ATM 인터페이스를 통해서 외부에서 들어오는 패킷도 처리할 수 있어야 한다. Ethernet을 통해서 들어오는 패킷은 EPIF에 패킷 처리 루틴을 프로그램함으로써 가능하다. 그렇지만, ATM 인터페이스 모듈이 단지 ATM 셀만을 처리할 수 있기 때문에 ATM 인터페이스에서 들어오는 셀화된 패킷은 ATM 인터페이스 모듈에서는 처리할 수 없다. 그러므로, 본 논문

에서는 ATM 인터페이스에서 유입되는 셀화된 패킷을 처리하는 포워딩 엔진으로 이더넷 패킷 프로세서를 기반으로 구현하였다. 포워딩 엔진에서는 EPIF 내에서 MAC의 되돌림 기능을 프로그램하여 ATM 인터페이스에서 들어오는 셀화된 패킷을 처리하여 목적지로 전달한다.

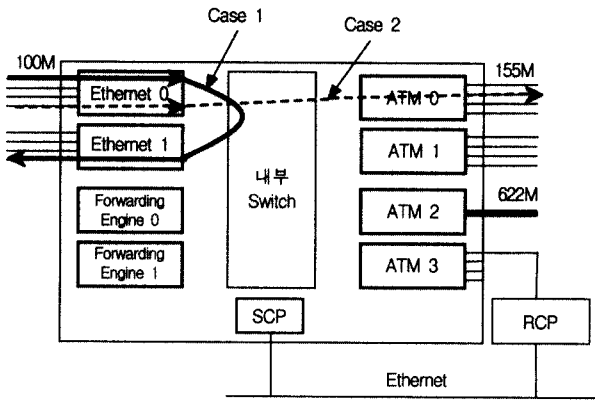


(그림 5) ATM 인터페이스의 패킷에 대한 포워딩 엔진 내부의 처리 흐름도

(그림 5)는 MAC의 되돌림 기능을 이용한 프로그램 가능한 이더넷 패킷 처리 프로세서의 프레임의 흐름도이다. 외부와 연결된 ATM 링크 인터페이스를 통해서 해당 포워딩 엔진으로 들어온 패킷은 이더넷 MAC으로 나가는 방향으로 패킷에 대한 처리를 수행하고, MAC에서 되돌림 된 후, 스위치로 들어오는 방향에서 프레임에 대한 남은 처리를 수행한다.

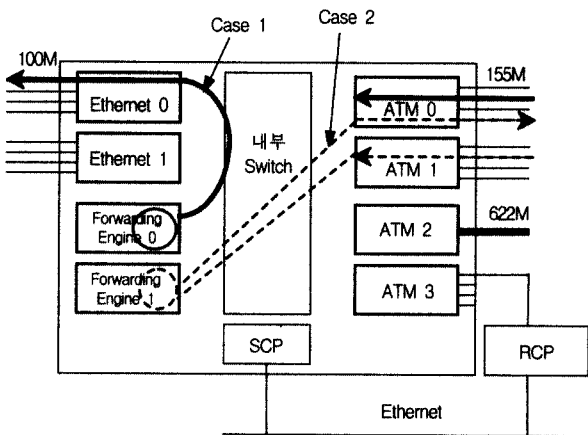
3.3 프레임 처리 흐름도

본 절에서는 ATM과 Ethernet 인터페이스를 갖는 에지 라우터에서 입력되는 프레임이 처리되는 흐름에 대해서 기술한다. 프레임 처리 흐름을 기술하기 앞서 본 논문에서 구현한 프로토타입 에지 라우터의 구조는, Ethernet 프레임 처리를 위한 2개의 Ethernet 처리기가 있으며, ATM 프레임 처리를 위한 Ethernet 패킷 프로세서로 구현된 2개의 포워딩 엔진이 있고 각각은 ATM 인터페이스(ATM 0, ATM 1)와 1:1 연결되어 있다. 또한, ATM 트래픽만을 전달할 수 있는 ATM 인터페이스(ATM 2, ATM 3)가 있어서 순수 ATM으로만 동작한다. 특별히, Ethernet 처리기 및 포워딩 엔진에서 처리할 수 없는 패킷-목적지가 라우터인 패킷, ICMP(Internet Control Message Protocol) 패킷, 등-을 RCP로 전달하고, RCP에서 생성된 패킷을 외부로 전송하기 위한 RCP와 연결된 ATM 인터페이스가 존재한다.



(그림 6) Ethernet 인터페이스에서 입력된 프레임 흐름

(그림 6)은 Ethernet 인터페이스를 통해서 에지 라우터에 입력되는 프레임의 흐름을 보여준다. (그림 6)에서 Case 1은 Ethernet 인터페이스에서 들어온 프레임이 Ethernet 인터페이스로 전달되는 경우를 나타내며 입력된 Ethernet 인터페이스의 포워딩 엔진에서 패킷을 처리하여 내부의 ATM 스위치를 통과하여 목적지로 가기 위한 Ethernet 인터페이스로 전달된다. Case 2는 Ethernet 인터페이스에서 들어온 프레임이 ATM 인터페이스로 전달되는 경우를 표현하며 입력된 Ethernet 인터페이스의 포워딩 엔진에서 패킷을 처리하여 내부의 ATM 스위치를 통과하여 목적지로 가기 위한 ATM 인터페이스로 전달된다.

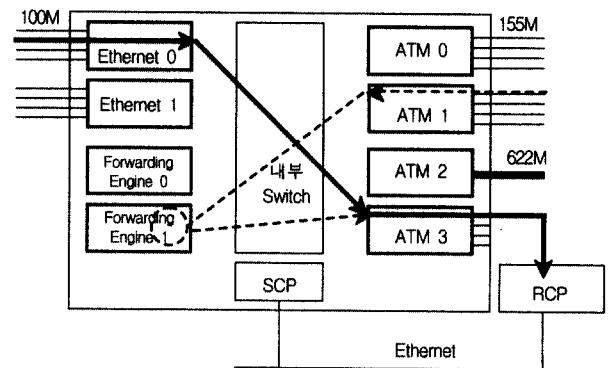


(그림 7) ATM 인터페이스에서 입력된 프레임 흐름

(그림 7)은 ATM 인터페이스를 통해서 에지 라우터에 입력되는 프레임의 흐름을 보여준다. (그림 7)에서 Case 1은 ATM 인터페이스에서 들어온 프레임이 Ethernet 인터페이스로 전달되는 경우를 나타낸다. ATM 인터페이스에서 들어온 프레임은 내부 스위치를 통해서 1:1 대응하는 Ethernet 패킷 프로세서로 구현된 포워딩 엔진으로 전달되고, 포워딩 엔진에서 처리하여 목적지로 전송되기 위해서 Ethernet 인터페이스로 전달되는 과정에서 한번 더 내부의 ATM 스위치를 통과하여 Ethernet 인터페이스로 전달된다. Case 2는

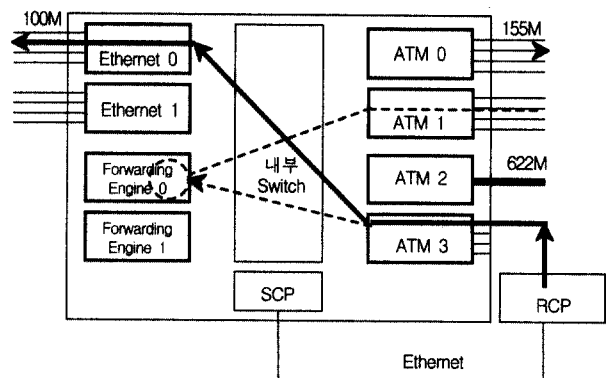
ATM 인터페이스에서 들어온 프레임이 ATM 인터페이스로 전달되는 경우를 표현한다. ATM 인터페이스를 통해서 들어온 프레임은 내부 스위치를 통해서 1:1 대응하는 Ethernet 패킷 프로세서로 구현된 포워딩 엔진으로 전달되고, 포워딩 엔진에서 처리하는 과정에서 목적지로 전송되기 위해서 ATM 인터페이스로 전달되는 과정에서 한번 더 내부의 ATM 스위치를 통과하여 ATM 인터페이스로 전달된다.

Ethernet 인터페이스를 통해서 들어온 패킷은 목적지로 향하는 인터페이스로 전달되는 과정에서 한번의 내부 스위치를 통과하지만, ATM 인터페이스에서 들어온 패킷은 목적지로 향하는 인터페이스로 전달되기 위해서는 두 번의 내부 스위치를 통과하여야 한다. 이러한 이유는 ATM 인터페이스에는 패킷을 처리할 수 있는 능력을 지닌 프로세싱 엔진이 없기 때문에 1:1로 대응하는 포워딩 엔진으로 전달하여야 하는 과정이 필요하기 때문이다.



(그림 8) RCP로 전달되는 프레임 흐름

(그림 8)은 Ethernet 인터페이스나 ATM 인터페이스와 1:1 대응하는 포워딩 엔진에서 전달 가능한 IP 패킷을 제외한 처리 불가능한 패킷들, 예를 들어 목적지가 라우터 자신인 패킷, 라우팅 프로토콜 패킷, ICMP 패킷들을 RCP로 보내는 경우를 나타내고 있다. (그림 8)에서 보는 바와 같이, ATM 인터페이스 1번으로 들어온 처리 불가능한 패킷들은 포워딩 엔진 1번에서 ATM 3번을 통해서 RCP로 전달된다.



(그림 9) RCP에서 전달되는 프레임의 흐름

(그림 9)는 라우팅 프로토콜 패킷 또는 RCP가 출발지인 패킷과 같이 RCP에서 생성된 프레임이 Ethernet 인터페이스나 ATM 인터페이스로 전달되는 경우를 보여준다. 특히, ATM 인터페이스를 통해서 외부로 전달되어야 하는 경우에는 해당 인터페이스와 1:1 대응하는 포워딩 엔진에서 처리하여 스위치를 통해서 전달한다. (그림 9)에서와 같이, RCP에서 생성된 프레임이 ATM 0번을 통해서 외부로 전달되어야 하는 경우에는 RCP에서 포워딩 엔진 0번으로 전달한 다음, 포워딩 엔진 0에서 처리한 후에 ATM 0번으로 외부로 전달된다.

#### 4. 실험 결과

본 장에서는 프로그램 가능한 이더넷 프로세서로 구현된 포워딩 엔진의 성능을 측정하였고, 구현한 에지 라우터의 성능을 추정하였다. 또한, 다른 라우터와의 연동을 함으로써 연동성을 시험하였다.

##### 4.1 에지 라우터의 성능 평가

에지 라우터의 성능을 평가하기 위해서 라우터에 유입되는 프레임의 흐름별로 패킷 처리/전달 성능을 측정하였다. 우선, Ethernet 인터페이스를 통해서 들어오는 패킷은 Ethernet 인터페이스 모듈내에 존재하는 패킷 처리 프로그램에 의해서 패킷의 목적지로 전달하기 위한 인터페이스를 검색하여 해당 인터페이스로 보낸다. 검색된 인터페이스에 따라 인터페이스에서 처리 가능한 형태의 프레임으로 전달한다.

(그림 10) Ethernet 트래픽 처리 성능

(그림 10)과 (그림 11)에서 가로축은 생성되는 프레임의 크기를 바이트 단위로 나타낸 것이며, 세로축은 입력되는 프레임 개수에 대한 출력되는 프레임의 개수를 비율로 나타낸 것이다. 이 때, 트래픽의 생성은 Ethernet 인터페이스인 경우에는 100Mbps이고 입출력 모든 인터페이스가 ATM인 경우에만 155Mbps를 유지하였다.

(그림 10)은 에지 라우터의 Ethernet 인터페이스를 통해서

들어오는 트래픽 처리 성능을 보여준다. 패킷의 크기가 커질수록 처리율이 향상됨을 알 수 있다. 그 이유는 패킷의 처리 시에 헤더만을 처리하고 패킷의 내부 데이터(Payload)에 대한 처리는 하지 않기 때문이다. 또한, ATM 인터페이스로 나가는 트래픽은 Ethernet 인터페이스로 나가는 트래픽에 비해서 처리율이 높다. 그 이유는 출력 인터페이스인 Ethernet 인터페이스에서 나가는 패킷에 대해서 MAC 처리를 하기 때문이다. ATM 인터페이스인 경우에는 이미 VPI/VCI를 포함한 ATM 셀 형태로 가공을 하였기 때문에 출력 ATM 인터페이스에서는 단지 프레임만을 전송하면 되기 때문이다.

(그림 11) ATM 인터페이스 트래픽 성능

(그림 11)은 ATM 인터페이스에서 들어오는 트래픽에 대한 성능을 보여준다. ATM 인터페이스에서 들어오는 패킷은 1:1 대응하는 포워딩 엔진으로 전달된 후에 패킷에 대한 처리를 시작한다. 포워딩 엔진에서 패킷을 처리하기 위해서는 SAR에서 셀로 전달된 패킷을 재조립하는 추가적인 시간이 소요된다. 특히, SAR에서 패킷을 재조립하는 과정에서 AAL(ATM Adaptation Layer) 5 형태의 프레임을 처리하는 부담으로 인하여 패킷 크기가 셀의 크기의 정수배인 96, 140의 경우 성능이 현저히 낮아짐을 보여준다. (그림 11)에 나타난 ATM에서 포워딩 엔진으로 향하는 트래픽의 최대 성능은 포워딩 엔진에서 패킷에 대해 아무런 처리를 하지 않고 바로 다른 ATM 인터페이스로 전달함으로써 측정할 수 있는데 이와 같이 측정한 최대 성능도 SAR의 성능에 영향을 받아서 특정 크기인 경우 성능이 현저히 낮다. 프레임의 크기가 적을 경우에는 프레임의 대부분이 헤더이므로 프레임의 거의 전체를 받은 후에야 처리를 할 수 있으므로 SAR의 성능이 프레임 처리에 큰 영향을 준다. 그렇지만, 프레임의 크기가 커지는 경우에 (그림 10)에 나온 결과와 마찬가지로, EPF에서는 헤더에 대해서 처리하여 출력을 위해 전달하는 전송하는 과정과 SAR 처리 과정이 동시에 수행될 있으므로 SAR에 대한 성능 저하의 영향을 적게 받는다.

구현된 에지 라우터의 패킷 처리 성능은 ATM 인터페이스

에서 들어온 96이하의 크기를 갖는 트래픽의 경우에 약 89% 처리율을 나타내며, 그 외의 경우에는 98% 이상의 패킷 처리 성능을 보여준다. RCP로 전달되는 패킷은 각각 Ethernet에서 ATM으로, ATM에서 포워딩 엔진을 거쳐서 ATM으로 전송되는 트래픽과 유사하며, RCP에서 전달되는 패킷은 ATM에서 직접 Ethernet으로, ATM에서 포워딩 엔진을 거쳐서 ATM으로 전송되는 트래픽과 같다. 에지 라우터에서의 RCP로 유입되는 패킷과 RCP에서 생성되는 패킷은 임의의 인터페이스에서 다른 인터페이스로 전달되는 패킷에 비해 양이 적다. 대부분 라우팅 프로토콜 패킷과 제어 패킷들이기 때문에 에지 라우터의 패킷 전달 성능에 큰 영향을 주지 않는다.

#### 4.2 구현된 에지 라우터의 연동 시험

구현된 에지 라우터의 기능 실험을 위하여 (그림 12)에서 보여진 것과 같이 시험 환경을 구성하였다. 에지 라우터와 타사의 라우터와 RIP 및 OSPF 등의 라우팅 프로토콜이 연동되는지 또한 연동에 의해 생성된 라우팅 테이블 변화가 포워딩 엔진에 반영하는지 시험한다. 또한 구현된 에지 라우터 A와 B 사이에 MPLS 네트워크를 구성하여 그들간에 MPLS 레이블된 패킷이 제대로 전달되는지 시험한다.

우선, 3장의 (그림 6)~(그림 9)까지에서 설명한 ATM 인터페이스와 Ethernet 인터페이스에서 입력되는 8가지 경로에 대해서 패킷을 제대로 처리하는지 시험하기 위해서, Ethernet 및 ATM 프레임 생성하고 분석할 수 있는 장비인 Smartbits를 사용하여 패킷을 생성 및 분석하였다. 생성된 패킷은 라우터를 목적지로 하는 패킷, 에지 라우터를 통해서 다른 목적지로 전달되는 패킷, 라우팅 프로토콜 패킷, ICMP 패킷이고, 이 패킷들이 원하는 출력 인터페이스로 전달되는지 Smartbits 장비를 통하여 검사하였다. ICMP 패킷과 RCP로 향하는 패킷을 생성하여 RCP에 들어오는지 확인하였고, 특정 목적지로 향하는 IP 패킷을 처리하여 원하는 출력 인터페이스로 전송되는지 확인하였다.

(그림 12) 에지 라우터 기능 및 연동 시험을 위한 망 구성도

(그림 12)와 같이 설정된 망에서 구현한 라우터의 라우팅 프로토콜의 상호 연동을 시험하기 위해서 Cisco 7200과 RIP 및 OSPF 연동하였으며, 두 개의 에지 라우터 A와 B 사이에도 라우팅 프로토콜 연동을 시험하였다. 하나의 클라이언

트에서 에지 라우터 A와 Cisco 라우터를 거쳐 서버 A로의 Web 서비스 및 FTP 서비스가 이루어짐을 확인하였다. 그리고 클라이언트에서 에지 라우터 A와 B를 거쳐서 서버 B로의 응용 서비스가 이루어짐을 확인하였으며, 이 경우에는 에지 라우터 A와 B 사이는 MPLS 레이블된 패킷이 전송되는 환경에서 서비스가 이루어졌다.

### 5. 결 론

본 논문에서는 여러 형태의 망과 연동 가능한 에지 라우터를 설계하였고, 프로토타입 형태로 구현하였다. Ethernet 인터페이스에는 패킷 프로세서가 존재하기 때문에 입력되는 패킷에 대해 처리하는 루틴을 프로그램함으로써 패킷을 원하는 출력 인터페이스로 전달할 수 있다. 반면, ATM 인터페이스에는 패킷을 처리할 수 있는 능력이 없기 때문에 본 논문에서는 ATM 인터페이스와 1:1 대응하는 이더넷 패킷 프로세서에 선택된 패킷 처리 루틴을 프로그램함으로써 ATM 인터페이스에 대한 패킷 처리를 지원하도록 에지 라우터를 구현하였다. 또한, 이더넷 패킷 프로세서의 되돌림 기능을 사용하여 ATM 인터페이스에서 들어온 패킷을 원하는 출력 인터페이스로 전달될 수 있도록 구현하였다. 본 논문에서 구현한 에지 라우터의 성능은 포워딩 엔진의 성능 평가를 통해서 90%이상의 트래픽 처리 성능을 유지함을 보였으며, 다른 라우터와의 상호 연동성 시험을 통해서 기존 IP 망 또는 MPLS 망에 적용할 수 있음을 보였다.

### 참 고 문 헌

- [1] J. Aweya, "On the Design of IP Routers Part 1 : Router Architectures," Journal of Systems Architecture, Vol.46, No.6, pp.483-511, Apr., 2000.
- [2] F. Baker, "Requirements for IP Version 4 Routers," IETF RFC 1812, Jun., 1995.
- [3] J. Heinanen, "Multiprotocol Encapsulation over ATM Adaptation Layer 5," IETF RFC1483, Jun., 1993.
- [4] 송관호, "차세대 인터넷 동향", 정보처리학회지, 제7권 제1호, pp.38-44, 2000.
- [5] S. Keshav and R. Rharma, "Issues and Trends in Router Design," Vol.36, No.5, pp.144-151, May, 1998.
- [6] V. Kumar, T. Lakshman, and D. Stiliadas, "Beyond Best Effort : Router Architectures for the Differentiated Services of Tomorrow's Internet," Vol.36, No.5, pp.152-164, May, 1998.
- [7] MMC Networks Co., "EPIF4-L3 Reference Manual," Oct., 1998.
- [8] J. Park, M.-H. Kim, B. C. Jeon, Y. Lee, "Fowarding Engine for MPLS LER using Programmable Ethernet Packet Processors," Proceedings of Asia-Pacific Communications Conference, Vol.6, pp.235-239, Oct., 2000.

[9] C. Partridge and et al., "A 50Gbps IP Router," IEEE/ACM Transactions on Networking, Vol.6, No.3, pp.237-238, Jun., 1998.

[10] E. Rosen, A. Viswanathan, and R. Callon, "Multiprotocol Label Switching Architecture," IETF RFC3031, Jan., 2001.

[11] R. Perlman, "Interconnections : Bridges, Routers, Switches, and Internetworking Protocols," Addison-Wesley, 1999.

[12] A. Viswanathan, N. Feldman, Z. Wang, and R. Callon, "Evolution of Multiprotocol Label Switching," IEEE Communication Magazine", Vol.36, No.5, pp.165-173, May, 1998.

### 박재형

e-mail : hyeoung@chonnam.ac.kr  
 1987년~1991년 연세대학교 전산학과(학사)  
 1991년~1993년 KAIST 전산학과(석사)  
 1993년~1997년 KAIST 전산학과(박사)  
 1997년~1998년 KAIST 인공지능연구센터  
 Post-Doc 연수연구원

1998년~2002년 ETRI 네트워크연구소 선임연구원  
 2002년~현재 전남대학교 전자컴퓨터정보통신공학부 조교수  
 관심분야 : Parallel Processing, Interconnection Network, Multicast, MPLS, TCP/IP, Router Architecture, Ethernet System

### 김미희

e-mail : kimmh@etri.re.kr  
 1993년~1997년 이화여자대학교 전자계산학과(학사)  
 1997년~1999년 이화여자대학교 컴퓨터학과(석사)  
 1999년~현재 ETRI 네트워크연구소  
 연구원

관심분야 : 차세대 인터넷, MPLS/GMPLS, 10Gb Ethernet System, L2VPN, Metro Ethernet

### 이유경

e-mail : leeyk@etri.re.kr  
 1974년~1978년 한국항공대학교 전자공학과(학사)  
 1978년~1980년 연세대학교 전자공학과(석사)  
 1980년~1984년 공군 제2사관학교 교관

1995년~1996년 일본 NTT R&D 방문연구원  
 1984년~현재 ETRI 네트워크연구소 책임연구원  
 관심분야 : 차세대 인터넷, 네트워크구조, MPLS/GMPLS, TCP/IP, 광통신, 인터넷 라우터, ATM 시스템